

75V/10A 门驱动无刷电机三相桥电路 LMSK4300

产品概述

LMSK4300 是采用厚膜混合集成工艺研制的三相桥功率驱动电路，内部含有门控制电路和三相桥 VDMOS 功率开关电路；通过 6 路逻辑电平控制分别控制三相桥上下桥 VDMOS 的通断，进而控制无刷电机。该电路在电特性、外引脚及外形等方面与 MSK4300 的兼容，可实现插拔替换。

产品特点

- 驱动能力：75V/10A
- 死区时间可设，防止上下桥路共通
- 具有使能功能
- 欠压自锁保护
- 工作温度范围 (T_A)：-55°C~125°C

封装形式

- 封装类型：全密封金属外壳封装
- 引脚端排列：按图1和表1规定
- 外壳代号：MbQ3325-18
- 外形尺寸：32.82mm×37.90mm×11.72mm（带法兰）

尺寸符号	数值 (mm)		
	最小	公称	最大
D	-	-	33.22
E	-	-	25.60
A	-	-	7.87
L	4.45	-	-
Z	-	-	9.20
e1	-	32.96	-
e	-	2.54	-
X1	-	26.67	-
Y1	-	31.75	-
Y	-	-	38.30
ΦP	-	3.175	-
Φb	0.70	-	0.82

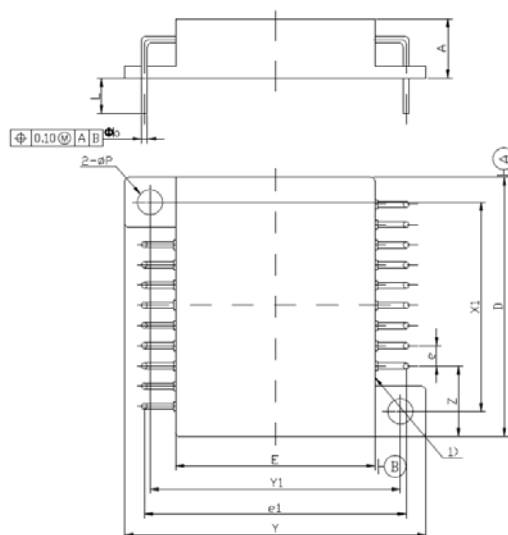


图1 外形图

75V/10A 门驱动无刷电机三相桥电路 LMSK4300

表 1 LMSK4300 引出端定义

引出端 序号	符号	名称	引出端 序号	符号	名称
1	$\overline{\text{BH}}$	B 相上桥逻辑电平输入端	10	GND	控制地
2	BL	B 相下桥逻辑电平输入端	11	COUT	输出 C
3	AL	A 相下桥逻辑电平输入端	12	RSENSE	采样电阻
4	$\overline{\text{AH}}$	A 相上桥逻辑电平输入端	13	RSENSE	采样电阻
5	$\overline{\text{SWR}}$	死区时间设置端	14	AOUT	输出 A
6	VBIAS	控制电源	15	V+	功率电源
7	$\overline{\text{EN}}$	使能端	16	V+	功率电源
8	CL	C 相下桥逻辑电平输入端	17	BOUT	输出 B
9	$\overline{\text{CH}}$	C 相上桥逻辑电平输入端	18	NC	空

电特性表

特 性	符号	条件 $V_{\text{BIAS}}=+12\pm 0.3\text{V}$ 、 $V_{+}=40\text{V}\pm 3\text{V}$; $-55^{\circ}\text{C}\leq T_{\text{A}}\leq +125^{\circ}\text{C}$ (除另有规定外)	A 组分组 ①	极限值		单 位
				最小	最大	
静态电流	I_{BIAS1}	AH、BH、CH、AL、BL、CL 端悬空	1、2、3	—	8	mA
动态电流	I_{BIAS2}	$f_{\text{IN}}=20\text{kHz}$ ，占空比 50%	4、5、6	—	25	mA
上三桥漏电流	I_{L1}	$V_{+}=75\text{V}\pm 3\text{V}$ ，xHI、xLI(x=A、B、C)接+5V±0.5V	4、5、6	—	20	μA
下三桥漏电流	I_{L2}	$V_{+}=75\text{V}\pm 3\text{V}$ ，xHI、xLI(x=A、B、C)接地	4、5、6	—	100	μA
漏源导通电阻	R_{ON}	$R_{\text{L}}=2\Omega$ (Y 型接法)	4、5、6	—	300	mΩ
使能端功能测试	—	$R_{\text{L}}=2\Omega$ (Y 型接法)	4	—	—	—
上升时间	T_{r}	$V_{+}=40\text{V}$ ， $I_{\text{D}}=10\text{A}$ ， $f_{\text{IN}}=20\text{kHz}$ ， $V_{\text{PP}}=10\text{V}$ ，占空比为 50%的方波信号	4	—	60	ns
下降时间	T_{f}		4	—	150	ns
死区时间 1	T_{DT1}	Bout 端接 $R_{\text{L}}=6\Omega$ 下拉到地端； $f_{\text{IN}}=20\text{kHz}$ ， $V_{\text{PP}}=10\text{V}$ ，占空比为 50%的方波信号	4	3	7	μs
死区时间 2	T_{DT2}		4	0	1.2	μs
绝缘电阻 ^②	R_{J}	直流电压 500V，所有引脚和外壳之间	7	100	—	MΩ

① A 分组 1, 4, 7: $T_{\text{A}}=25^{\circ}\text{C}$; A 分组 2, 5: $T_{\text{A}}=125^{\circ}\text{C}$; A 分组 3, 6: $T_{\text{A}}=-55^{\circ}\text{C}$;
② 只在最终电测试进行检测。

75V/10A 门驱动无刷电机三相桥电路 LMSK4300

电原理框图

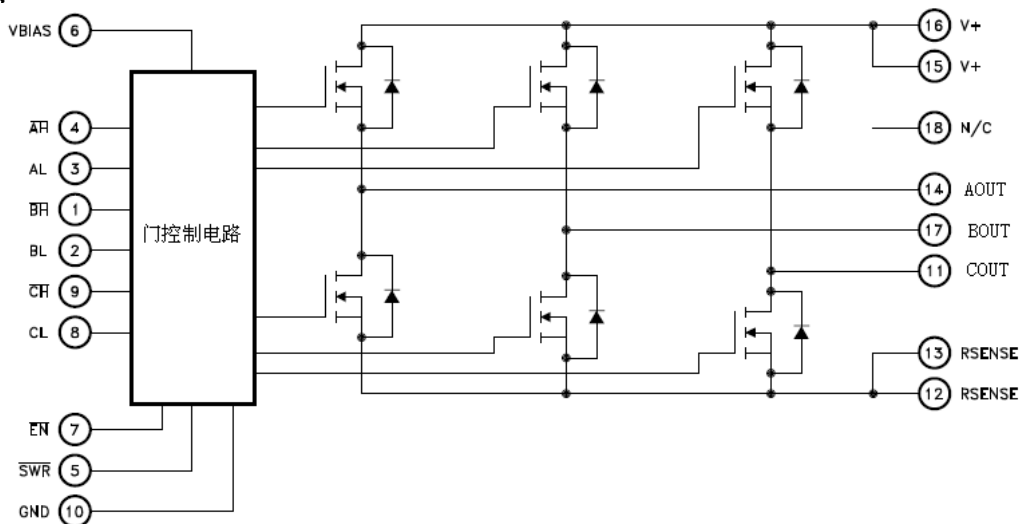


图2 LMSK4300电原理框图

典型应用图

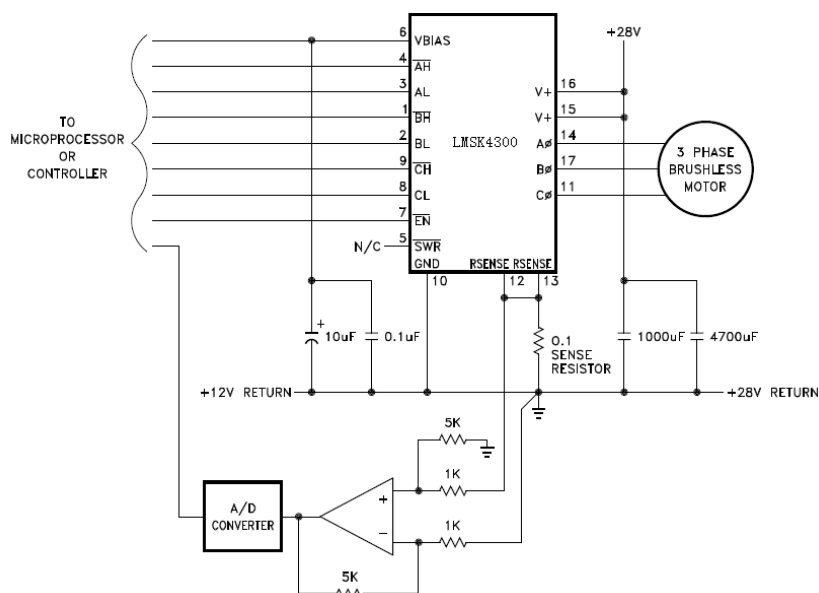


图3 典型应用图

注意事项:

1、使能端低电平有效。

2、母线电压滤波电容设置：建议在距离电机主电压总线尽可能近的位置放置电容值大小合适、高性能、低 ESR 特性的电容，这同时会对系统其它部分的噪声过滤产生影响。为保证稳定性可设置第二级滤波电容，该电容值为第一个电容的 5 倍到 10 倍(第二个电容需要一些 ESR 特性)。在此两级滤波电容间可添加一个电阻以助于吸收电压过冲。使用时，同时需要注意所有电容上的电流纹波。过大的纹波电流一旦超过电容的额定值，将会对其造成损害。

3、外接控制信号电压旁路电容设置：VBIAS 外部并联连接 $10\mu\text{F}$ 、 $0.1\mu\text{F}$ 旁路电容以助于栅极驱动端所需要的高频电流脉冲。

75V/10A 门驱动无刷电机三相桥电路 LMSK4300

- 4、外部短路保护设计：驱动桥尺寸较小，因此内部无短路保护，需要在驱动桥外部设计。
- 5、电路焊接温度最高 250℃，时间不大于 10 秒；
- 6、电路内部功率开关部分由 VDMOS 管组成，该器件为静电敏感器件，因此在焊接、运输、传递、储存等操作过程中注意防静电，采取有效的防静电措施；
- 7、电路为功率器件，封装外壳尺寸较小，使用时一定要带散热片，壳温最高不大于+125℃；
- 8、长时间在最高结温下工作会导致电路寿命减短，因此使用时尽量降低电路内部功耗；
- 9、电路为混合集成电路，具有气密性要求，在运输和使用过程中禁止扳动引出脚，防止绝缘子产生裂纹而漏气，从而影响产品长期可靠性。

引脚编号	符号	功能描述
3 2 8	AL BL CL	下桥逻辑电平输入端。该引脚输入信号控制驱动桥中的三个下桥 VDMOS 管，当 AH、BH、CH 输入为低时，此端口输入信号将同时控制下管和上管；如果该引脚悬空，则输入保持为高，该输入端为高电平有效。
4 1 9	$\overline{\text{AH}}$ $\overline{\text{BH}}$ $\overline{\text{CH}}$	上桥逻辑电平输入端。该引脚输入信号控制驱动桥中的三个上桥 VDMOS 管。电路内部通过 SWR 引脚设置死区时间，若使用时未设置死区时间，应该在此三个引脚与 VBIAS 间设置电阻防止击穿现象。
6	VBIAS	逻辑控制部分正电源端。建议在该引脚与逻辑控制地（GND）之间放置 10 μF 电容和 0.1 μF 电容，电容安装尽量靠近电路引脚。
10	GND	逻辑控制地端。
5	$\overline{\text{SWR}}$	死区时间设置端。电路内部设计有上拉电阻（阻值 100K Ω ），控制死区时间，在电路外部并联电阻，可使死区时间减小。该引脚接地时，死区时间无效。若未设置死区时间，则应通过输入信号的逻辑关系设置死区时间，确保电路安全工作。
14 17 11	AOUT BOUT COUT	三相桥输出端。输出配线应满足电流使用要求，该类引脚之间不可短接，并避免接于 V+ 或者地，以免损坏桥路。
15 16	V+	功率电源端。输出配线应满足电流使用要求，建议该引脚与地之间连接 1000 μF 电容和 4700 μF 电容，电容安装尽量靠近电路引脚，其中高质量的高频旁路电容有助于抑制开关噪声。
7	$\overline{\text{EN}}$	使能端。 $\overline{\text{EN}}$ 信号优先级高于所有输入信号， $\overline{\text{EN}}$ 为低时，驱动桥正常工作；当其为高时，关断驱动桥，电路内部通过上拉电阻连接至 VBIAS。
12 13	RSENSE	输出电流采样端。输出配线应满足电流使用要求，当需要时通过连接在该引脚和功率地之间的采样电阻对输出电流进行采样，采样电阻值及其额定功率取决于采样电压，该引脚和地之间的最大电压为 3V，否则将造成电路的损坏。