

基于 VLIW 微处理器的指令存储器 高效能组织模型研究

郑诚玮, 戴紫彬, 李 伟

(解放军信息工程大学, 河南 郑州 450001)

摘 要: 为有效解决目前嵌入式微处理器设计中指令存储器功耗大、能效不高的问题, 研究了传统指令存储器实现方式的特点, 分析了指令存储器功耗和能效随容量变化的规律, 提出了基于时钟控制和分块管理的指令存储器高效能组织模型, 设计并实现了基于 SRAM 块矩阵布局方式的指令存储器管理方法. 结果表明, 本设计能够大幅降低指令存储器功耗, 提高指令存储器能效. 和传统指令存储器实现方式相比, 动态功耗降低了 74.93%, 能效提高了 3.99 倍.

关键词: 指令存储器; 低功耗; 高效能; 组织模型; 矩阵布局

中图分类号: TP309.7

文献标识码: A

文章编号: 1000-7180(2015)12-0017-04

Research on High Efficiency Organization Model of Instruction Memory in Embedded VLIW Processor

ZHENG Cheng-wei, DAI Zi-bin, LI Wei

(PLA Information Engineering University, Zhengzhou 450004, China)

Abstract: In order to solve the problem of high power consumption and low energy efficiency in the current embedded instruction RAM designs, this paper researches the conventional implementation of embedded instruction RAMS, and analyzes power and efficiency variation with memory capacity. Based on the technique of clock gating and block-dividing management, the high efficiency organization model is put forward, and the management method in a matrix layout is implemented. Compared with traditional embedded instruction RAMS, its power is reduced by 74.93% and energy efficiency increased by 3.99 times.

Key words: Instruction RAM; low power; high efficiency; organization model; matrix layout

作者简介:

郑诚玮 男, (1990-), 硕士研究生. 研究方向为专用集成电路设计. E-mail: cwzheng660@163.com.

戴紫彬 男, (1966-), 教授, 博士生导师. 研究方向为专用集

成电路设计、芯片可重构设计.

李 伟 男, (1983-), 博士, 讲师. 研究方向为专用集成电路设计.

收稿日期: 2015-02-01; 修回日期: 2015-03-30

基金项目: 国家自然科学基金(61404175)