

54HC166 高速 CMOS 逻辑器件 并入串出八位移位寄存器

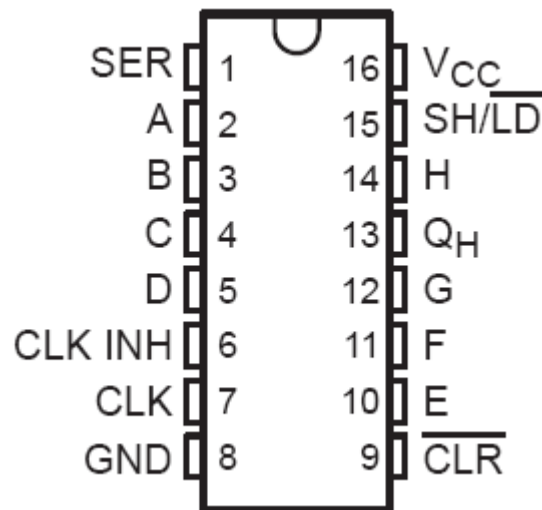
产品特性

- 扇出
标准输出.....10 个 LSTTL 负载
总线驱动器输出.....15 个 LSTTL 负载
- 工作温度范围.....-55℃~125℃
- 低功耗
- 工作电压为 2V~6V

产品概述

54HC166 是采用硅栅 CMOS 工艺技术生产的并入串出八位移位寄存器，具有标准 CMOS 电路低功耗特性，其工作速度等同于低功耗的肖特基器件。与 LS166 功能及管脚相兼容。具有一定的抗辐照能力，抗静电电压 $V_E \geq 1000V$ 。

引脚描述

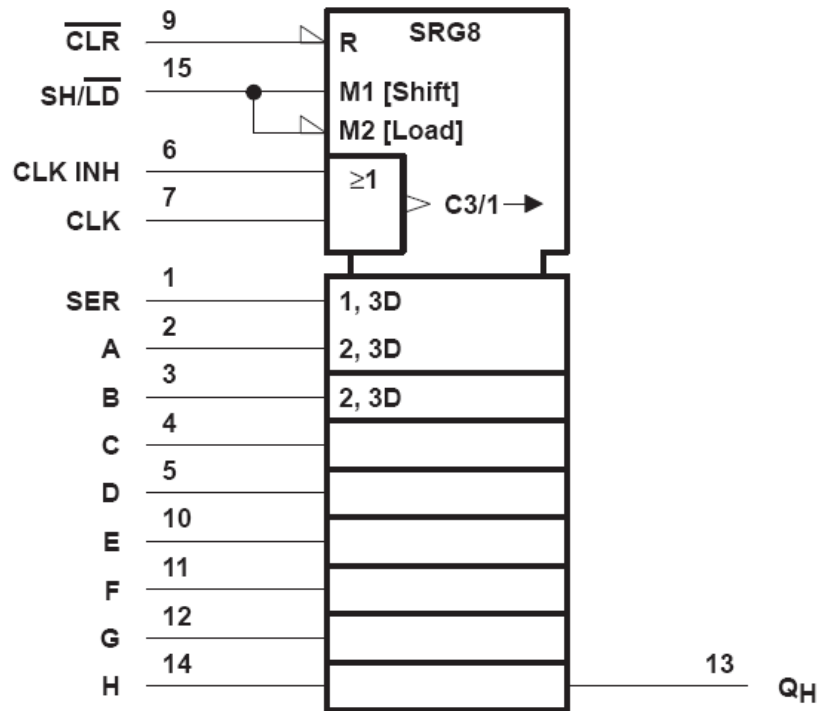


订购信息

产品代号	温度范围 (°C)	封装形式	外形代号
54HC166	-55~125	D 型 (陶瓷双列封装)	D16S2

54HC166 高速 CMOS 逻辑器件 并入串出八位移位寄存器

功能框图

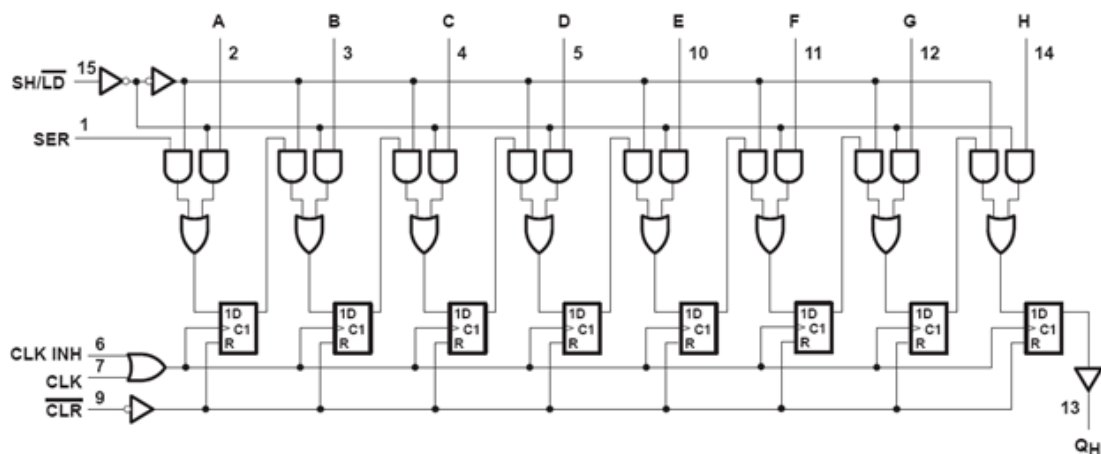


真值表

输入				功能
$\overline{\text{CLR}}$	$\text{SH}/\overline{\text{LD}}$	CLKINH	CLK	
L	X	X	X	清零
H	X	L	L	保持原态
H	L	L	↑	并行输入
H	X	H	↑	保持原态
H	H	L	↑	串行移位

其中：H--高电平，L--低电平，X--任意电平，↑--低到高电平跳变

逻辑图



54HC166 高速 CMOS 逻辑器件 并入串出八位移位寄存器

绝对最大额定值

电源电压(V_{CC})..... -0.5V~7.0V	输出电流(I_O)..... $\pm 25\text{mA}$
直流输入电压(V_I).....	直流电源或地电流..... $\pm 50\text{mA}$
.....-0.5V~ $V_{CC}+0.5\text{V}$	贮存温度(T_{stg})..... -65°C~150°C
直流输出电压(V_O).....	最大功耗 (P_D) 500mW
..... -0.5V~ $V_{CC}+0.5\text{V}$	引线耐焊接温度 (T_h)
输入箝位电流(I_{IK})..... $\pm 20\text{mA}$	(10s)300°C
输出箝位电流(I_{OK})..... $\pm 20\text{mA}$	结温(T_j).....175°C

推荐工作条件

最大输入低电平 (V_{IL}) :
.....0.3V ($V_{CC}=2.0\text{V}$)
.....0.9V ($V_{CC}=4.5\text{V}$)
.....1.2V ($V_{CC}=6.0\text{V}$)
最小输入高电平 (V_{IH}) :
.....1.5V ($V_{CC}=2.0\text{V}$)
.....3.15V ($V_{CC}=4.5\text{V}$)
.....4.2V ($V_{CC}=6.0\text{V}$)
电源电压 (V_{CC})2V~6V
工作环境温度 (T_A) ...-55°C~125°C
输入电压 (V_I)0V~ V_{CC}
输出电压 (V_O)0V~ V_{CC}
输入上升/下降时间 (t_r, t_f):
$V_{CC}=2.0\text{V}$0~1000ns
$V_{CC}=4.5\text{V}$0~500ns
$V_{CC}=6.0\text{V}$0~400ns
高电平最小输出电流
.....-5.2mA ($V_{CC}=6.0\text{V}$)
低电平最大输出电流
.....5.2mA ($V_{CC}=6.0\text{V}$)

\overline{CLR} 低电平最小脉冲宽度:

$T_A=25^\circ\text{C}$:

$V_{CC}=2.0\text{V}$	100ns
$V_{CC}=4.5\text{V}$	20ns
$V_{CC}=6.0\text{V}$	17ns

$T_A=-55^\circ\text{C} \sim +125^\circ\text{C}$:

$V_{CC}=2.0\text{V}$	150ns
$V_{CC}=4.5\text{V}$	30ns
$V_{CC}=6.0\text{V}$	26ns

CLK 高、低电平最小脉冲宽度:

$T_A=25^\circ\text{C}$:

$V_{CC}=2.0\text{V}$	80ns
$V_{CC}=4.5\text{V}$	16ns
$V_{CC}=6.0\text{V}$	14ns

$T_A=-55^\circ\text{C} \sim +125^\circ\text{C}$:

$V_{CC}=2.0\text{V}$	120ns
$V_{CC}=4.5\text{V}$	24ns
$V_{CC}=6.0\text{V}$	20ns

54HC166 高速 CMOS 逻辑器件 并入串出八位移位寄存器

CLK 上升沿前 $\overline{SH}/\overline{LD}$ 高电平最小建立时间:	$V_{CC}=2.0V$80ns $V_{CC}=4.5V$16ns $V_{CC}=6.0V$14ns
T _A =25°C:	T _A =-55°C ~ +125°C:
$V_{CC}=2.0V$145ns $V_{CC}=4.5V$29ns $V_{CC}=6.0V$25ns	$V_{CC}=2.0V$120ns $V_{CC}=4.5V$24ns $V_{CC}=6.0V$20ns
T _A =-55°C ~ +125°C:	CLK 上升沿前 \overline{CLR} 最小建立时间:
$V_{CC}=2.0V$220ns $V_{CC}=4.5V$44ns $V_{CC}=6.0V$38ns	T _A =25°C:
CLK 上升沿前 SER 最小建立时间:	$V_{CC}=2.0V$40ns $V_{CC}=4.5V$8ns $V_{CC}=6.0V$7ns
T _A =25°C:	T _A =-55°C ~ +125°C:
$V_{CC}=2.0V$80ns $V_{CC}=4.5V$16ns $V_{CC}=6.0V$14ns	$V_{CC}=2.0V$60ns $V_{CC}=4.5V$12ns $V_{CC}=6.0V$10ns
T _A =-55°C ~ +125°C:	CLK 上升沿后 $\overline{SH}/\overline{LD}$ 高电平最小保持时间:
$V_{CC}=2.0V$120ns $V_{CC}=4.5V$24ns $V_{CC}=6.0V$20ns	T _A =25°C, -55°C ~ +125°C:
CLK 上升沿前 CLKINH 低电平最小建立时间:	$V_{CC}=2.0V$0ns $V_{CC}=4.5V$0ns $V_{CC}=6.0V$0ns
T _A =25°C:	CLK 上升沿后 SER 最小保持时间:
$V_{CC}=2.0V$100ns $V_{CC}=4.5V$20ns $V_{CC}=6.0V$17ns	T _A =25°C, -55°C ~ +125°C:
T _A =-55°C ~ +125°C:	$V_{CC}=2.0V$5ns $V_{CC}=4.5V$5ns $V_{CC}=6.0V$5ns
$V_{CC}=2.0V$150ns $V_{CC}=4.5V$30ns $V_{CC}=6.0V$26ns	CLK 上升沿后 CLKINH 高电平最小保持时间:
CLK 上升沿前的输入数据最小建立时间:	T _A =25°C, -55°C ~ +125°C:
T _A =25°C:	$V_{CC}=2.0V$0ns

54HC166 高速 CMOS 逻辑器件 并入串出八位移位寄存器

$V_{CC}=4.5V \dots\dots\dots 0ns$

$V_{CC}=2.0V \dots\dots\dots 5ns$

$V_{CC}=6.0V \dots\dots\dots 0ns$

$V_{CC}=4.5V \dots\dots\dots 5ns$

CLK 上升沿后输入数据最小保持时间:

$V_{CC}=6.0V \dots\dots\dots 5ns$

$T_A=25^\circ C, -55^\circ C \sim +125^\circ C:$

电特性表

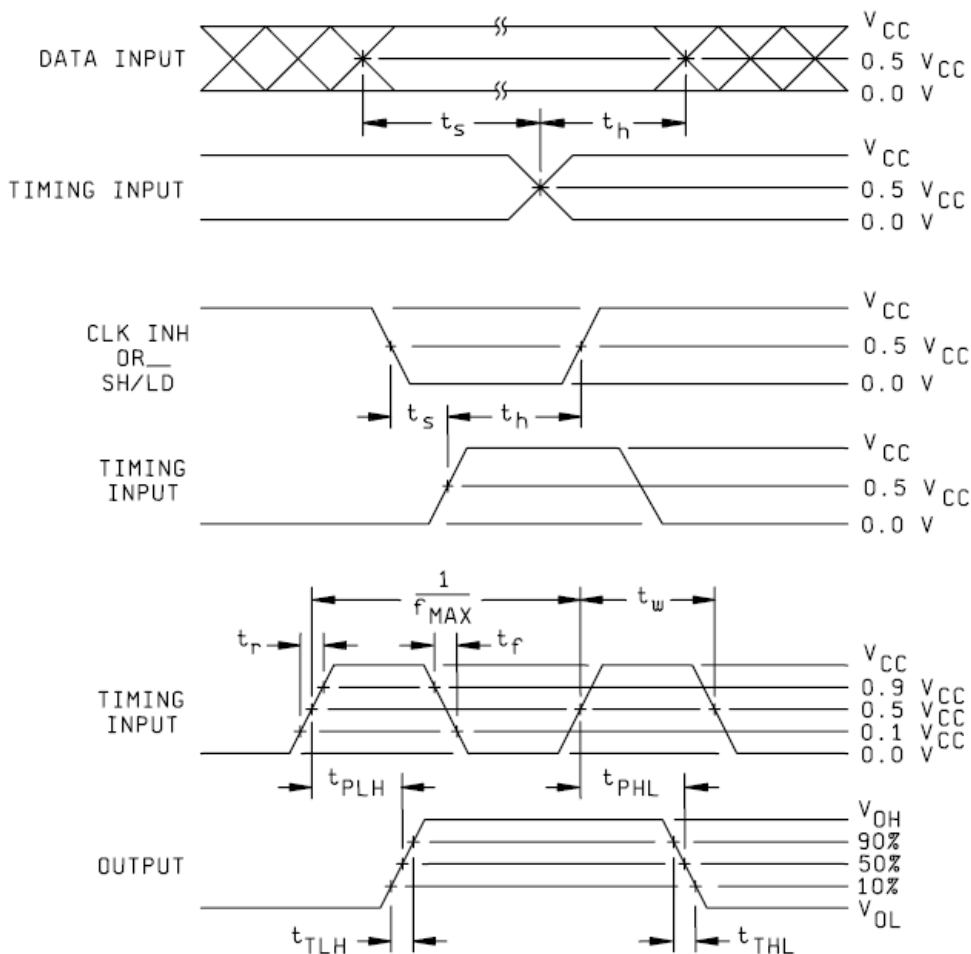
特性	测试条件		V_{CC} (V)	符号	规范值						单位
					-55°C		25°C		125°C		
					最小	最大	最小	最大	最小	最大	
输出高电平电压	$V_I = V_{IH}$ 或 $V_I = V_{IL}$	$I_{OH}=-20\mu A$	2.0	V_{OH}	1.9	—	1.9	—	1.9	—	V
			4.5		4.4	—	4.4	—	4.4	—	
	6.0	5.9	—		5.9	—	5.9	—			
	$I_{OH}=-4mA$	4.5	3.70		—	3.98	—	3.70	—		
		6.0	5.20		—	5.48	—	5.20	—		
输出低电平电压	$V_I = V_{IH}$ 或 $V_I = V_{IL}$	$I_{OL}=20\mu A$	2.0	V_{OL}	—	0.1	—	0.1	—	0.1	V
			4.5		—	0.1	—	0.1	—	0.1	
			6.0		—	0.1	—	0.1	—	0.1	
	$I_{OL}=4mA$	4.5	—		0.40	—	0.26	—	0.40		
		6.0	—		0.40	—	0.26	—	0.40		
输入漏电流	$V_I=GND$		6.0	I_{IL}	—	-1.0	—	-0.1	—	-1.0	uA
	$V_I=6.0V$				I_{IH}	—	1.0	—	0.1	—	
静态电源电流	$V_I = V_{CC}$ 或 GND, $I_O = 0mA$		6.0	I_{CC}	—	160.0	—	8.0	—	160.0	μA
输入电容	$f=1MHz$		—	C_I	—	—	—	10	—	—	pF
功能测试	见真值表		—	—	—	—	—	—	—	—	—
传输延迟时间 CLK 到 Q_H	$C_L=50pF$		2.0	t_{PHL1}	—	225	—	150	—	225	ns
			4.5		—	45	—	30	—	45	
			6.0		—	38	—	26	—	38	

54HC166 高速 CMOS 逻辑器件 并入串出八位移位寄存器

电特性表 (续)

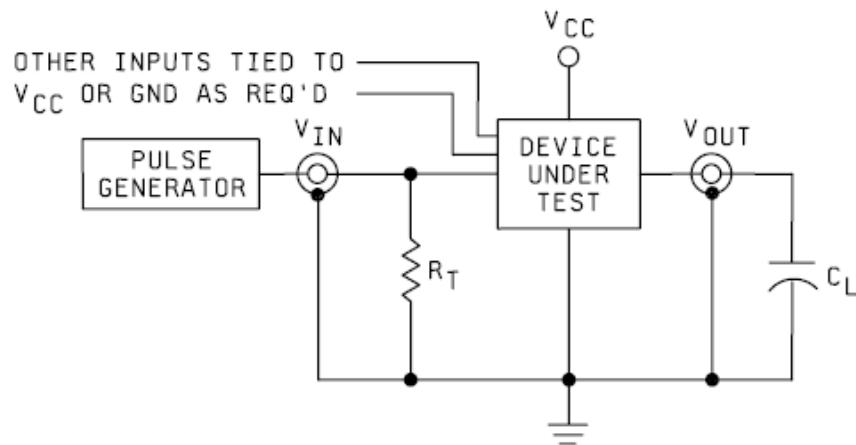
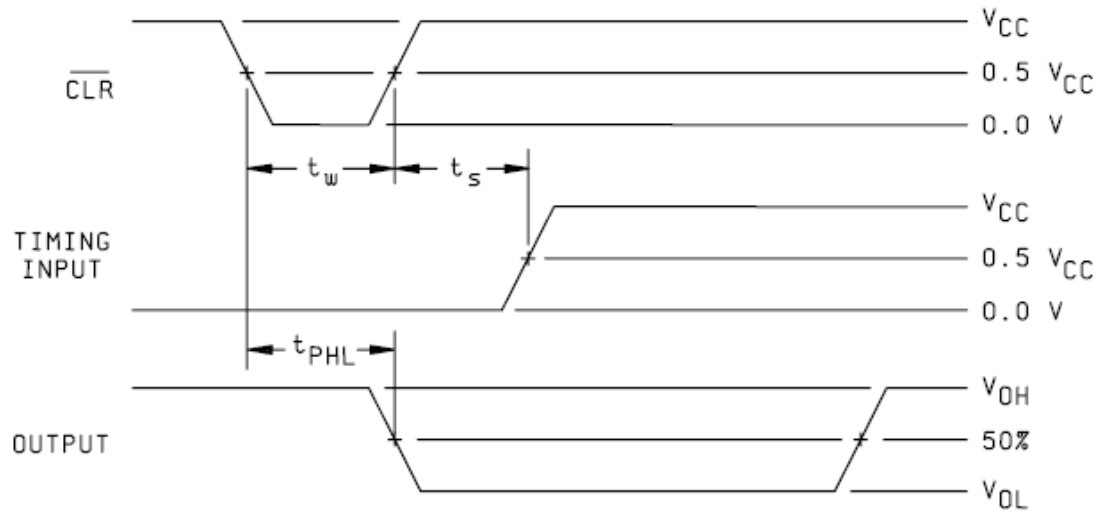
特性	测试条件	V _{CC} (V)	符号	规范值						单位
				-55°C		25°C		125°C		
				最小	最大	最小	最大	最小	最大	
传输延迟时间 间 \overline{CLR} 到 Q _H	C _L =50pF	2.0	t _{PHL2}	—	180	—	120	—	180	ns
		4.5		—	36	—	24	—	36	
		6.0		—	31	—	20	—	31	
输出转换时间	C _L =50pF	2.0	t _{THL}	—	110	—	75	—	110	ns
		4.5		—	22	—	15	—	22	
		6.0	t _{TLH}	—	19	—	13	—	19	
最大时钟频率	C _L =50pF	2.0	f _{CLK}	4.2	—	6	—	4.2	—	MHz
		4.5		21	—	31	—	21	—	
		6.0		25	—	36	—	25	—	

测试电路和波形



54HC166 高速 CMOS 逻辑器件 并入串出八位移位寄存器

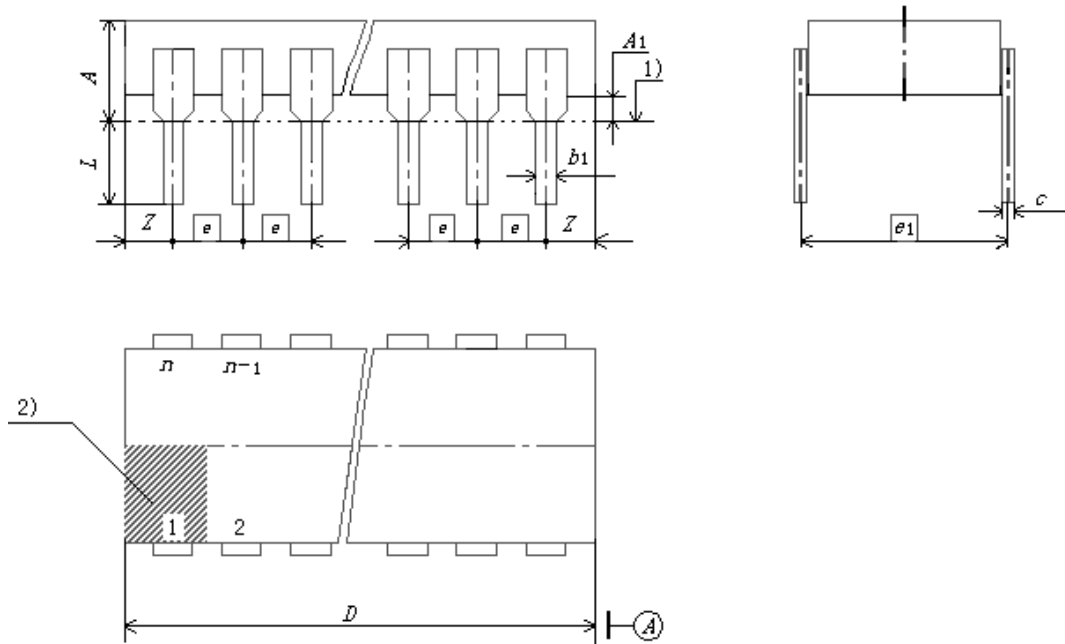
测试电路和波形 (续)



54HC166 高速 CMOS 逻辑器件 并入串出八位移位寄存器

封装信息

D16S2 型封装外壳外形尺寸图



图中：1) 为装配平面，孔的中心位于 e/e_1 网格上；

2) 为引出端识别标志区；

3) $n=16$ 。

尺寸符号	单位：mm		
	最小	公称	最大
A	—	—	5.10
A ₁	0.51	—	—
b ₁	0.35	—	0.59
c	0.20	—	0.36
e	—	2.54	—
e ₁	—	7.62	—
L	3.50	—	5.00
D	—	—	20.32
Z	—	—	1.27