

产品概述

LGF30K1001 隔离放大器采用磁隔离方式、金属全密封封装、厚膜集成工艺研制，抗总剂量能力为 50krad(Si)。

产品特点

- 电源电压：±13V~±15V
- 隔离电压：2000V_{DC}、1500V_{AC}
- 电路-3dB带宽：70kHz
- 增益范围：1~10倍
- 工作温度范围 (T_A)：-55℃~125℃

封装形式

- 封装类型：全密封金属外壳封装
- 引脚端排列：按图1和表1规定

尺寸符号	数值 (mm)		
	最小	标称	最大
A	-	-	9.90
ϕb	0.45	-	0.55
D	-	-	56.70
e	-	2.54	-
e1	-	15.24	-
e2	-	35.64	-
E	-	-	21.10
L	-	-	-
Z	5.20	-	5.90

注：未注公差按 GB/T1804 粗糙度 C 执行

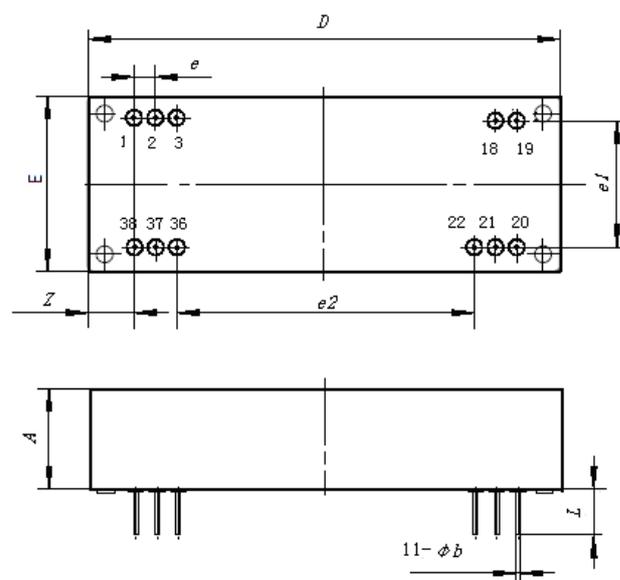


图 1 外形图

表 1 引出端功能

引出端序号	符号	功能	引出端序号	符号	功能
1	IN+	正相输入	21	V _{EE}	-15V 电源端
2	IN COM	输入公共端	22	PWR COM	直流电源公共端
3	IN-	反相输入	36	V _{ISO+}	隔离电源 (正)
18	OUT L	输出低端	37	V _{ISO-}	隔离电源 (负)
19	OUT H	输出高端	38	FB	输入运放反馈端
20	V _{CC}	+15V 电源端			

电特性表

特性	符号	条件 (除另有规定外, -55°C ≤ T _A ≤ 125°C V _{CC} = 15V ± 0.5V V _{EE} = -15V ± 0.5V)	A 组 分组 ^①	极 限 值		单 位
				最小	最大	
增益范围	G (V/V)	V _{IN} = ±10V ± 0.02V, G=1	4、5、6	0.95	1.05	-
		V _{IN} = ±1V ± 0.01V, G=10		9.5	10.5	
交流隔离电压	V _{ISM1}	AC, 50Hz, 5 秒	1	-	1500	V
直流隔离电压	V _{ISM2}	DC, 5 秒	1	-2000	2000	V
带宽(-3dB)	B _w	18V ≤ V _{IN} ≤ 20V (峰-峰 值)的正弦波, G=1	4、5、6	30	-	kHz
压摆率	S _R	V _{IN} 为频率 1kHz、峰值 ±10V ± 0.2V 的方波,	4	2	-	V/μs
建立时间	t _s	G=1	4	-	20	μs
失调电压 ^②	V _{OS}	V _{IN} 接地, G=1	1、2、3	-80	80	mV
输出电压	V _O	12V ≥ V _{IN} ≥ 10V 直流 电平, G=1	4	±10	-	V
输出负载电流	I _O	12V ≥ V _{IN} ≥ 10V 直流 电平, R _L = 2kΩ, G=1	4	5	-	mA
输出阻抗	R _O	V _{IN} = +10V ± 0.02V 直流 电平, G=1	4	-	3	Ω
隔离电源额定输出 电压正	V _{ISO+}	空载	1、2、3	12.5	16.0	V
隔离电源额定输出 电压负	V _{ISO-}		1、2、3	-16.0	-12.5	V
隔离电源输出电 流	I _{ISO}	R4=R5=1.2kΩ	1	10	-	mA
+15V 电源电流	I _{EE}	V _{IN} 接地, G=1	1、2、3	-	50	mA
-15V 电源电流	I _{CC}		1、2、3	-	30	mA

① A 分组 1, 4: T_A = 25°C; A 分组 2, 5: T_A = 125°C; A 分组 3, 6: T_A = -55°C;

② 仅在首次检验和设计、工艺更改中 A 组进行测试, ESD 和 C 组不要求。

电原理框图

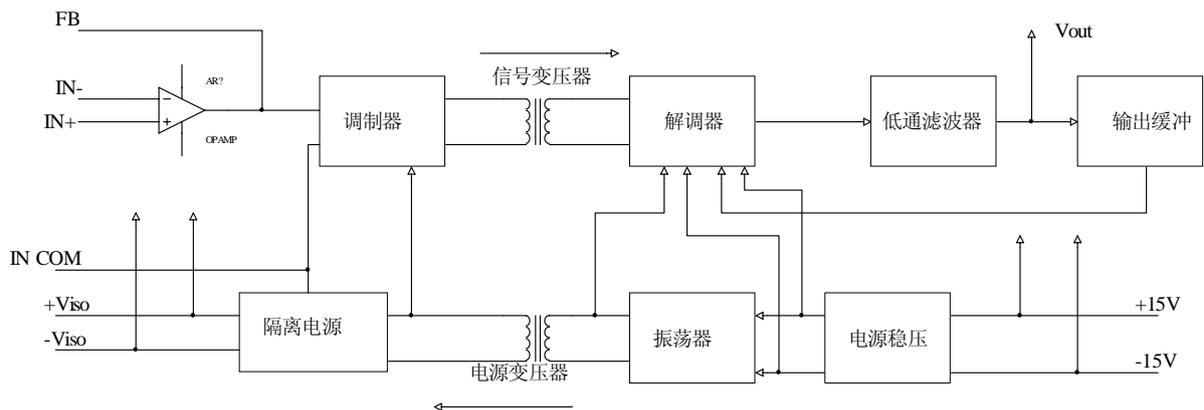


图 2 LGF30K1001 电原理框图

典型应用图

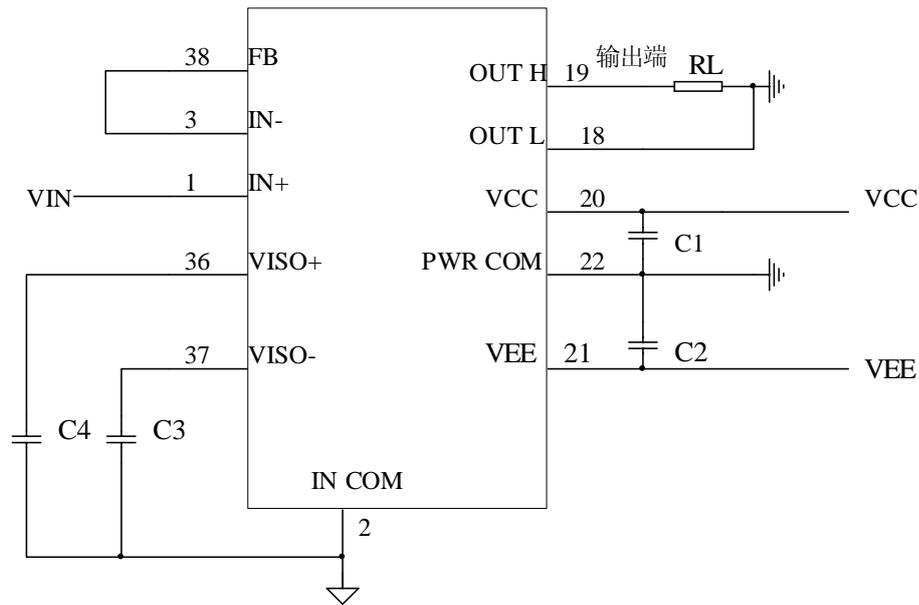


图 3 典型应用图

注意事项:

- 1) 电路焊接温度最高 250℃，时间不大于 10 秒；
- 2) 电路内部器件由 CMOS 器件组成，该器件为静电敏感器件，因此在焊接、运输、传递、储存等操作过程中注意防静电，采取有效的防静电措施；
- 3) 电路为混合集成电路，具有气密性要求，在运输和使用过程中禁止扳动引出脚，防止绝缘子产生裂纹而漏气，从而影响产品长期可靠性。