

## 基于子树重构的三维时钟树拓扑结构优化

钱 晨, 王 琴, 谢 憬, 毛志刚

(上海交通大学 微纳电子学系, 上海 200240)

**摘 要:** 传统的基于 TSV 的三维集成电路时钟树综合流程主要包括抽象拓扑树生成、层嵌入、布线和缓冲器插入. 现有的三维时钟抽象拓扑树生成算法大多忽视了对由经典时钟拓扑树生成算法得到的抽象树结构的优化调整. 对此提出了一种 3D 抽象拓扑树优化算法, 能够调整特定子树的根节点位置从而优化抽象拓扑树结构. 同时, 把该优化算法整合到传统的时钟树综合流程中. 仿真实验结果表明优化算法可以将三维集成电路时钟网络的总线长减小最多 4.56%, 而时钟延迟最多可减少 14.67%.

**关键词:** 三维集成电路; 三维时钟树综合; 硅通孔; 抽象拓扑树

## Clock Tree Topology Optimization Based on Reconstructing

### Subtree Topology for 3D ICs

QIAN Chen, WANG Qin, XIE Jing, MAO Zhi-gang

(Department of Microelectronics and Nanoscience, Shanghai Jiao Tong University, Shanghai 200240, China)

**Abstract:** The traditional TSV-based 3D clock tree synthesis (3D CTS) flow mainly concludes abstract topology generation, embedding, routing and buffering. The classic 3D clock tree abstract topology generation algorithms ignore the adjustment for the generated topology after the first step. In this paper, we propose a clock tree topology optimization algorithm, the LMOR algorithm, for reconstructing the structure of some specific subtrees in the generated 3D clock tree abstract topology and relocating the position of the roots of these subtrees. The simulation results show that the total wirelength and delay can be reduced by up to 4.56% and 14.67%.

**Key words:** 3D-IC; 3D Clock Tree Synthesis (3D CTS); TSV (Through-silicon via); abstract topology tree

**作者简介:**

钱 晨 男, (1990-), 硕士. 研究方向为大规模集成电路设计. E-mail: qianchenorange@gmail.com.

王 琴 女, (1975-), 博士, 副教授. 研究方向为大规模集成电路设计、片上处理器体系结构、先进集成电路设计方法.

谢 憬 男, (1981-), 助理研究员. 研究方向为大规模成电路设计、片上处理器体系结构、先进集成电路设计方法.

毛志刚 男, (1962-), 博士, 教授, 博士生导师. 研究方向为大规模集成电路设计、可重构体系结构设计、集成电路与元器件可靠性等.