

# 一种高性能 ESD 电源钳位电路设计

张晓波<sup>1</sup> , 许东升<sup>1, 2</sup> , 戴 澜<sup>1</sup> , 蔡小五<sup>2</sup> , 彭 锐<sup>2</sup>  
 , 汤红菊<sup>2</sup>

(<sup>1</sup> 北方工业大学 电子信息工程学院, 北京 100144; <sup>2</sup> 中国科学院 微电子研究所, 北京 100029)

**摘 要:** 本文提出了一种新型的 ESD 电源钳位电路, 该电路采用反馈结构延长了电路在 ESD 事件来临时的开启时间, 并且增强了电路的鲁棒性, 避免电路在正常供电过程中发生误触发现象. 和传统结构相比, 检测电路中电容只有 20 fF, 节省了版图面积. 仿真结果表明, ESD 来临时, BIGFET 开启时间能达 1  $\mu$ s, 在 5V/1  $\mu$ s 高速电源电压上电时, BIGFET 未发生误开启, 因此本文设计的 ESD 电源钳位电路可以被广泛应用在各种高速电路中.

**关键词:** ESD; 电源钳位; 反馈; 误触发

## Design of a high performance ESD power clamp circuit

ZHANG Xiao-bo<sup>1</sup> , XU Dong-sheng<sup>1,2</sup> , DAI Lan<sup>1</sup> , CAI Xiao-wu<sup>2</sup> ,  
PENG Rui<sup>2</sup> , TANG Hong-ju<sup>2</sup>

(<sup>1</sup> Electronic and Information Engineering College, North China University of Technology, Beijing 100144, China; <sup>2</sup> Institute of Microelectronics of Chinese Academy of Sciences, Beijing 100029, China)

**Abstract:** A novel ESD power clamp circuit is proposed in this paper. A feedback structure is used to extend turn-on time of the circuit under ESD event, and enhance the robustness of the circuit to avoid false triggering during normal power supply. Compared with the traditional structure, the capacitance in the detection circuit is only 20fF, which saves the layout area. The simulation results show that the turn-on time of BIGFET can reach 1 $\mu$ s when ESD is coming. When the 5V/1 $\mu$ s high-speed power supply voltage is powered on, the BIGFET does not turn on accidentally. Therefore, the ESD power clamp circuit designed in this paper can be widely used in various high-speed circuits.

**Key words:** ESD; power clamp; feedback; false triggering

**作者简介:**

张晓波 男, (1971-), 硕士, 讲师. 研究方向为集成电路设计.

许东升 男, (1993-), 硕士研究生. 研究方向为智能功率集成电路设计.

戴 澜(通讯作者) 男, (1975-), 博士, 副教授. 研究方向为高速高精度模数转换器设计与精度提高技术. E-mail: perfect\_dai@163.com.

蔡小五 男, (1979-), 博士, 研究员, 博士生导师. 研究方向为智能功率集成电路设计.

彭 锐 男, (1992-), 硕士研究生. 研究方向为功率驱动电路设计.

汤红菊 女, (1993-), 硕士研究生. 研究方向为智能高边功率开关设计.