

图像欧拉数计算的 FPGA 加速设计

史永胜¹ , 洪鑫扬¹ , 段青亚² , 马毅超¹ , 陶亚凡¹ , 何立凤¹

(1 陕西科技大学 电气与信息工程学院, 陕西 西安 710021;

2 西安微电子技术研究所, 陕西 西安 710054)

摘 要: 欧拉数是二值图像重要特征之一, 为进一步提高现有二值图像欧拉数算法的效率, 根据图论中的欧拉定理, 在 GRAY 提出的基于四方块类型的欧拉数算法的基础上, 提出一种欧拉数计算的 FPGA 加速设计. 充分利用 FPGA 的并行处理能力, 采用三级流水线的设计进行处理, 使得计算欧拉数的时间几乎等于从 RAM 中读取一幅图的时间, 极大提高了欧拉数计算的速度. 最后使用 41 张随机二值噪声图像进行测试, 结果表明, PC 上的先进算法的处理时间随目标像素的密度的改变有很大的变化, 最慢时间为最快时间的 5 倍左右, 而本文设计的 FPGA 加速设计中, 处理一幅图像的时间与目标像素无关仅与图片大小有关, 且与理论上读取一幅图片的时间非常接近, 速度比 PC 上先进的算法的平均速度快了 20 多倍, 且成本功耗均远低于 PC.

关键词: 欧拉数; 二值图像; FPGA 加速器; 图像处理

A FPGA accelerator to compute image euler number

SHI Yong-sheng¹ , HONG Xin-yang¹ , Duan Qing-ya² ,

MA Yi-chao¹ , TAO Ya-fan¹ , HE Li-feng¹

(1 College of Electric and Information Engineering, Shaanxi University of Science & Technology,

Xi'an 710021, China; 2 Xi'an Microelectronics Technology Institute, Xi'an 710054, China)

Abstract: Euler number is an important feature of a binary image. Now, this paper proposes an efficient FPGA accelerator to improving the current computing efficiency which is designed for computing the Euler number based on the Euler Method of Gray System Model, according to the Euler theorem in the graph theory. Making good use of the parallel processing capability of FPGA, adopting design of three stage pipeline, the speed of FPGA accelerator computing the Euler number is improved greatly. The random 41 noisy binary images tests turn out that processing time of the advanced algorithm in PC is sensitive to the target pixels density change and the slowest is five times slower than the fastest. However, processing a image in FPGA accelerator is no concern with pixels density and low power depletion fast as read a image in theoretically, which is 20 times faster than advanced algorithm in PC.

Key words: Euler number; binary image; FPGA accelerator; image processing

作者简介:

史永胜 男, (1964-), 博士, 教授, 博士生导师. 研究方向为新型电源和先进微纳器件.

马毅超(通讯作者) 男, (1984-), 博士, 讲师. 研究方向为高速数字电路设计与 ASIC 设计. E-mail: mayichao@sust.edu.cn.