

一种基于 UVM 的高层次化验证平台设计

李晨阳 1, 宋澍申 2, 3 , 王 涛 1, 黄坤超 1

(1 中国西南电子技术研究所, 四川 成都 610036; 2 大连理工大学 计算机科学与技术学院, 辽宁 大连 116024;

3 密苏里大学 工学院, 密苏里 哥伦比亚 65211)

摘要: 在通用 UVM 验证平台的基础上, 提出了双层次序列设计、数据库共享、协议模块、事件触发同步化等技术优化验证平台, 实现了一种高层次化的 UVM 验证平台, 克服了通用 UVM 验证难以适应多重验证环境的问题, 具有更高的验证抽象级别, 高效、透明和简洁的处理方式, 良好的可重用性. 通过一个平台, 一次脚本化运行, 实现功能覆盖率 100%, 测试点覆盖率 100%. 此方法大大简化了 UVM 测试的复杂性, 加快了测试速度, 减少了人工测试带来的潜在错误.

关键词: UVM; 层次序列; 数据库; 协议模块; 事件触发

An high hierarchical verification platform Based on UVM

LI Chen-yang 1, SONG Shu-shen 2,3 ,WANG Tao 1,HUANG Chu-chao 1

(1 Southwest China Institute of Electronic Technology,Chengdu 610036,China;

2 School of Computer Science and Technology, Dalian University of Technology, Dalian
116024,China;

3 College of Engineering, University of Missouri, Columbia 65211, USA)

Abstract: [JP2] On the basis of general UVM verification platform, put forward a double hierarchical sequence design, database share, protocol module, events triggers to synchronize etc the technique to optimize platform, realize an high hierarchical UVM verification platform, overcame the hard in general UVM in multiple verification environment, having the higher the abstract level in verification, efficiently, transparent handles with pithiness, good reuse. Pass a platform, a script run, realize the function coverage rate 100%, testing dot coverage rate 100%. this method simplified the UVM test complexity, quickly test speed, reduced the latent mistake that artificial test bring. [JP]

Key words: UVM; hierarchical sequence; database; protocol module; event trigger

作者简介:

李晨阳 男, (1974-), 硕士, 工程师.研究方向为 FPGA 软件测试以及数字信号处理.

E-mai: kkwei_222@163.com.

宋澍申 男, (1996-), 研究方向为计算机软件及算法.

王 涛 男, (1972-), 高级工程师.研究方向为航空电子信息.

黄坤超 男, (1971-), 硕士, 研究员.研究方向为计量测试技术.