

基于 Rocket-IO 的串行 DDR 实现和评估

陈雅泽, 景乃锋, 王 琴

(上海交通大学 电子信息与电气工程学院, 上海 200240)

摘要: 由于 FPGA 的 IO 端口数量有限, 导致 FPGA 往往只能搭载少量 DDR 存储器, 限制了大数据应用的内存容量. 本文通过对传统 DDR 存储器接口的改进, 利用多种串行接口协议实现了存储数据的高速传输, 有效地提升了存储容量. 实验中, 我们利用少量的 IO 资源实现了 4 倍的容量扩展, 并且对比评估了不同高速串行接口协议的实现, 为基于串行接口的 DDR 设计实现提供了有益的参考.

关键词: 高速串行总线; DDR 接口; FPGA 设计

Implementation and evaluation of the rocket-IO

based serial DDR memory

CHEN Ya-ze, JING Nai-feng, WANG Qin

(School of Electronic Information and Electrical Engineering, Shanghai Jiao Tong
University, Shanghai 200240, China)

Abstract: Due to the amount limitation of FPGA IO, there is little DDR storage can be used. Furthermore, the memory capacity is the restriction in the big data application. In this paper, we modify the DDR interface design, using various protocols to accomplish the high speed data transaction, improving the memory capacity efficiently. In the experiment we get 4 times more storage capacity by using little IO resource, and compare several protocols implementation in the design, providing a useful reference for serial interface-based DDR design.

Key words: High speed serial link; DDR interface; FPGA evaluation board

作者简介:

陈雅泽 女, (1991-), 硕士研究生. 研究方向为集成电路设计. E-mail: chenyaze1991@sjtu.edu.cn.

景乃锋 男, (1982-), 博士, 副研究员. 研究方向为计算机体系结构.

王 琴 女, (1975-), 博士, 副教授. 研究方向为大规模集成电路设计、先进集成电路设计方法.