

基于 FC 协议的 PCS 层设计和协议分析仪验证

杨钞翔 1 , 孔宪伟 2 , 栾文焕 1 , 张远航 1 ,
王志军 1 , 张春 1 , 王自强 1

(1 清华大学 微电子学研究所, 北京 100084; 2 中国电子技术标准化研究院
集成电路测试与评价工业和信息化部重点实验室, 北京 100176)

摘要: FC 光纤通道协议作为新一代重要总线技术, 具有带宽高、扩展性强、可靠性强、实时性强、支持多种媒介、抗电磁干扰等优良特点, 发展迅速并在诸多领域得到了广泛应用。本文针对 FC 协议的 PCS 层进行深入研究, 解析其关键模块: 弹性缓冲器、8B/10B 编解码器、位宽变换器、同步器等, 提出整体设计架构, 使用 verilog 语言完成代码设计, 搭建回环验证平台, 并采用 FC 专用协议分析仪, 结合 FPGA 进行验证, 完成设计。

关键词: FC 协议; PCS 层; 协议分析仪; FPGA 验证

Design and protocol analyzer verification of the physical coding sublayer based on the FC protocol

YANG Chao-xiang 1, KONG Xian-wei 2, LUAN Wen-huan 1, ZHANG Yuan-hang 1,
WANG Zhi-jun 1, ZHANG Chun 1, WANG Zi-qiang 1

(1 Institute of Microelectronics, Tsinghua University, Beijing 100084, China; 2 Key Laboratory of
Integrated Circuits

Testing and Evaluation, Ministry of Industry and Information Technology, Beijing 100176, China)

Abstract: As an important new generation of bus technology, the Fibre Channel protocol has the excellent features of high bandwidth, strong scalability, high reliability, real-time performance, supporting for multiple media, and immunity to electromagnetic interference. It has developed rapidly and has been widely used in many fields. This article carries on the thorough research to the PCS layer of the FC protocol, and analyzes its key modules: elastic buffer, 8B/10B codec, bit-width converter, synchronizer, etc. And it proposes an overall design architecture, uses verilog language to complete code design, builds a loopback verification platform, and uses the FC protocol analyzer, combined with FPGA verification to complete the design.

Key words: FC protocol; protocol analyzer; design; FPGA verification

作者简介:

杨钞翔 男, (1991-), 硕士研究生.研究方向为集成电路设计.E-mail:1159580239@qq.com.

孔宪伟 男, (1986-), 硕士, 工程师.研究方向集成电路测试.

栾文焕 女, (1994-), 硕士研究生.研究方向为集成电路设计.

张远航 女, (1994-), 硕士研究生.研究方向为集成电路设计.

王志军 男, (1982-), 硕士, 工程师.研究方向为数字集成电路设计.

张春 男, (1972-), 博士, 副研究员.研究方向为数模混合信号集成电路设计、嵌入式微处理器设计.

王自强 男, (1975-), 博士, 副研究员.研究方向为模拟集成电路设计.