

基于以太网 10Gbase-R 协议的 PCS 层设计

杨钞翔 1 , 孔宪伟 2 , 栾文焕 1 , 张远航 1 , 王志军 1 ,
张 春 1 , 王自强 1

(1 清华大学 微电子学研究所, 北京 100084; 2 中国电子技术标准化研究院
集成电路测试与评价工业和信息化部重点实验室, 北京 100176)

摘要: 随着网络技术的飞速发展, 以太网技术凭借其优良特性已经成为当今使用最广泛的局域网技术, 以太网标准包含多种协议构成完整体系, 10Gbase-R 协议作为其中重要的基础协议得到重视。本文基于 10Gbase-R 协议的 PCS 层, 深入探究 PCS 层内部关键模块: 弹性缓冲器、64B/66B 编解码器、加解扰码器、位宽转换器等, 提出完整设计架构, 使用 verilog 语言完成其 RTL 级模块设计, 搭建仿真验证平台, 使用 Modelsim 软件进行功能验证, 完成了相关设计。

关键词: 以太网; 10Gbase-R 协议; PCS 层; 设计

Design of the Physical Coding Sublayer Based on the Ethernet 10Gbase-R Protocol

YANG Chao-xiang, KONG Xian-wei, LUAN Wen-huan, ZHANG Yuan-hang,
WANG Zhi-jun, ZHANG Chun, WANG Zi-qiang

(1 Institute of Microelectronics, Tsinghua University, Beijing 100084, China; 2 Key Laboratory
of Integrated Circuits

Testing and Evaluation, Ministry of Industry and Information Technology, China Electronics
Standardization Institute, Beijing 100176, China)

Abstract: With the rapid development of network technology, Ethernet technology has become the most widely used local area network technology with its excellent features. The Ethernet standard consists of multiple protocols to form a complete system. The 10Gbase-R protocol is one of the important basic protocol. This article is based on the PCS layer of the 10Gbase-R protocol, and deeply explores the key modules within the PCS layer: elastic buffers, 64B/66B codecs, scrambler/descrambler, bit-width converters, etc. It proposes a complete design architecture, and uses the verilog language to complete the RTL-level module design, then builds simulation verification platform and uses modelsim software to complete the functional verification, and completes related design.

Key words: ethernet; 10Gbase-R; PCS layer; design

作者简介:

杨钞翔 男, (1991-), 硕士研究生.研究方向为集成电路设计.

E-mail:1159580239@qq.com.

孔宪伟 男, (1986-), 硕士, 工程师.研究方向集成电路测试.

王志军 男, (1982-), 硕士, 工程师.研究方向为数字集成电路设计.

张 春 男, (1972-), 博士, 副研究员.研究方向为数模混合信号集成电路设计、嵌入式微处理器设计.

王自强 男, (1975-), 博士, 副研究员.研究方向为模拟集成电路设计.