

# SOC 嵌入式数字 IP 核通用测试方法

马昕煜，徐瀚洋，王健

(复旦大学 专用集成电路和系统国家重点实验室, 上海 201203)

**摘要：**本文基于 IEEE 标准设计了一种通用的、低成本的嵌入式 IP 核测试方法。该方法通过仅重新定义待测 IP 的端口数量和名称，即可完成各种数字 IP 核测试电路设计以及集成，该方法支持 IEEE1500 标准中的所定义的全部 11 条通用指令所对应的工作模式，以此来提供丰富的 IP 核测试控制以及观测模式；测试软件兼容符合 IEEE1687 的测试数据，可做到无需修改测试图形文件即可自动完成测试、提取诊断信息。为了验证本方法的有效性，我们在 FPGA 上实现并测试了多种异构 IP 核和大量的同构 IP 核，在整个测试过程中，该测试方法在保证支持国际主流测试标准、具有较高的测试自动化程度的同时，利用其通用性简化了数字 IP 核的测试集成和复用过程。

**关键词：**IEEE1500; IEEE1687; IP 核测试; RAM

## A Universal Embedded Digital IP Core Testing Method

MA Xin-yu, XU Han-yang, WANG Jian

(State Key Laboratory of ASIC & System, Fudan University, Shanghai 201203, China)

**Abstract:** This paper presents a general, low cost embedded IP core testing method based on IEEE standards. Only by redefining the number and name of under-test IP cores, the method can automatically generate test wrappers for various digital IP cores. The test wrapper supports all 11 instructions specified in the IEEE 1500 standard, thereby providing ample IP core test control and observation modes. The test software is IEEE1687-compatible, when the IP core is tested in different SOC designs, it can automatically complete the test and extract diagnostic information without modifying the test pattern. In order to verify this method, we implemented and tested a variety of heterogeneous IP cores and a large number of homogeneous IP cores on FPGA. This test method simplifies the test integration and reuse process of the digital IP cores by supporting mainstream IEEE test standards and providing a high degree of test automation.

**Key words:** IEEE1500; IEEE1687; IP core test; RAM

**作者简介：**

马昕煜 男, (1991-), 硕士研究生.研究方向为 FPGA 以及 SOC 内嵌 IP 核测试.E-mail:mxy.1@qq.com.

徐瀚洋 男, (1988-), 博士.研究方向为 FPGA 内嵌 DSP IP 核以及 IO 电路设计.

王 健 男, (1982-), 硕士, 工程师.研究方向为 FPGA 电路设计、FPGA 板级系统设计.