

基于 AMBA 的 AHB 总线矩阵设计

王一楠, 林 涛, 余宁梅

(西安理工大学 自动化与信息工程学院, 陕西 西安 710048)

摘 要: 本文设计了一种能够兼容 AMBA 主从设备的 AHB 总线矩阵, 旨在实现多个主设备并行访问多个从设备, 并且提高带宽, 减少多路主机访问从机时产生的延迟. 对主体架构和微架构进行描述, 详述了各模块的设计思路, 并通过 Verilog HDL 对所设计的总线系统进行了 RTL 行为级描述, 并通过参数化设计, 实现从机地址和总线支持主从机数量可配. 最后搭建测试环境, 对所设计的总线系统基本功能进行测试, 证明 8 组主设备输入的情况下, 在多主设备交叉访问多从设备的测试条件下, 相比于传统 AHB 总线, AHB 总线矩阵最多可减少 3 倍总线访问延迟、增加 8.5 倍总线吞吐量.

关键词: AMBA 总线协议; 并行访问; AHB 总线矩阵

AHBBus Matrix Design Based on AMBA

WANG Yi-nan, LIN Tao, YU Ning-mei

(Xi'an University of Technology, School of automation and information engineering, Xi'an 710048, China)

Abstract: In this paper, an AHB Matrix bus system which is compatible with AMBA master and slave devices is designed, aiming at realizing multiple master devices to access multiple slave devices in parallel. This bus system can effectively improve the bandwidth and reduce the delay caused by multiple master accessing the slave. Its main structure and micro-architecture is elaborated with the design ideas of each module. The bus system is implemented with Verilog HDL in RTL behavior level. Slave address and master/slave number supported can be configurable via parameterized design. Finally, the verification environment is set up to test the basic functions of the bus matrix. It is proved that in the testcase of the 8 masters inputs, Compared with the traditional AHB bus, the AHB bus matrix under the condition of multiple masters cross-access multiple slaves can reduce the bus access delays up to 3 times and increase the bus throughput by 8.5 times.

Key words: AMBA Protocol; Parallel access; AHB Bus Matrix

作者简介:

王 一 楠 男, (1990-), 硕 士 研 究 生. 研 究 方 向 为 大 规 模 集 成 电 路 设 计. E-mail: wyn2252128@163.com.

林 涛 男, (1977-), 博 士, 教 授. 研 究 方 向 为 半 导 体 光 电 器 件 及 专 用 集 成 电 路 设 计.

余宁梅 男, (1963-), 博 士, 教 授. 研 究 方 向 为 语 音 芯 片 及 W-CDMA 无 线 通 信 芯 片 设 计.