

## 基于 IEEE 1149.7 标准的多 TAPC 芯片的

### 测试和调试技术研究

颜学龙 1,2,何正亮 1,陈寿宏 1,2

(1 桂林电子科技大学 电子工程与自动化学院, 广西 桂林 541004;

2 广西自动检测技术与仪器重点实验室, 广西 桂林 541004)

**摘要:** 以 CJTAG 标准和 JTAG 标准为依据, 在深入研究这两个标准的基础上, 利用 Quartus II 开发平台和 Verilog HDL 语言设计了多 TAPC 结构, 并用 Modelsim 进行仿真验证, 结果表明多 TAPC 结构能够有效地对多 TAPC 芯片进行测试和调试.

**关键词:** CJTAG 标准; JTAG 标准; 多 TAPC 结构

## Test and Debug Technologic Research on Multi-TAPC

### Chip Based on IEEE 1149.7 Standard

YAN Xue-long<sup>1,2</sup>, HE Zheng-liang<sup>1</sup>, CHEN Shou-hong<sup>1,2</sup>

(1 College of Electronic Engineering and Automation, Guilin University of Electronic Technology,

Guilin 541004, China; 2 Guangxi Key Laboratory of Automatic Detecting Technology

and Instruments, Guilin 541004, China)

**Abstract:** In this paper, based on the JTAG Standard and CJTAG Standard, in-depth study on the standards, using the Platform of Quartus II and Verilog HDL language to design multi-TAPC architecture and simulation by using the Modelsim simulation tool. The results indicate that multi TAPC architecture can be effectively tested and debugged multi TAPC chip.

**Key words:** CJTAG standard; JTAG standard; multi-TAPC architecture

**作者简介:**

颜学龙 男, (1962-), 教授, 硕士生导师. 研究方向为集成电路测试理论与测试仪器.

何正亮 (通讯作者) 男, (1989-), 硕士研究生. 研究方向为检测技术与自动化装置. E-mail: 530894041@qq.com.

陈寿宏 男, (1981-), 高级实验师, 硕士生导师. 研究方向为集成电路测试理论与仪器.