

布图规划约束对 VLSI 设计性能的影响

聂廷远, 李坤龙, 高久瑛

(青岛理工大学, 通信与电子工程学院, 山东 青岛 266033)

摘要: 布图规划处于芯片物理设计的前端, 对 VLSI 整体性能起着至关重要的作用. 给出了平面布图规划约束的介绍, 通过在布图规划阶段进行约束嵌入的实验, 考查了约束对 VLSI 布图规划设计性能的影响. 在 IBM-HB+ Benchmark Suites 上嵌入约束的实验表明, 约束设置会给 VLSI 布图规划带来一定的影响, 甚至会改善设计质量.

关键词: VLSI; 平面布图规划; 物理设计; 约束

The Influence on VLSI Design Performance by Constraints in Floorplanning

NIE Ting-yuan, LI Kun-long, GAO Jiu-xu

(School of Communication & Electronic Engineering, Qingdao University of Technology, Qingdao 266033, China)

Abstract: The floorplanning plays a vital role to the final VLSI performance because it is in the earlier stage of the physical design. In this paper, we introduce several kinds of constraints in floorplanning. We investigate the influence caused by constraint in floorplanning. The experimental results on IBM-HB+ Benchmark Suites show that the constraint embedding had some influence on the floorplanning design, sometimes it may improve the quality of the design.

Key words: VLSI; floorplanning; physical design; constraint

作者简介:

聂廷远 男, (1971-), 博士, 副教授. 研究方向为 VLSI CAD 系统的设计、VLSI 芯片知识产权保护数字水印技术、信息安全. E-mail: tynie@qtech.edu.cn.

李坤龙 男, (1992-), 硕士研究生. 研究方向为集成电路物理设计.

高久瑛 女, (1993-), 硕士研究生. 研究方向为电路约束传播.