

非易失性突触存储阵列及神经元电路的设计

叶 勇 1, 亢 勇 2, 景蔚亮 2, 杜 源 1, 宋志棠 1, 陈邦明 1,2

(1 中国科学院 上海微系统与信息技术研究所, 信息功能材料国家重点实验室, 上海 200050; 2 上海新储集成电路有限公司, 上海 200122)

摘 要: 传统的神经形态芯片一般采用 SRAM 阵列来存储突触权重, 掉电后数据会丢失, 且只能通过单一地址译码进行存取, 不利于突触权重的更新. 为此, 本文基于 40 nm 先进工艺并结合嵌入式相变存储器设计了一种非易失性突触存储阵列及神经元电路, 为神经元的突触权重存储和更新提供了一种有效、高速和低功耗的解决方案.

关键词: 神经元; 突触; 非易失性; 相变存储器; 人工神经网络

Design of Non-Volatile Synapse Array and Neuron Circuits

YE Yong 1, KANG Yong 2, JING Wei-liang 2, DU Yuan 1,
SONG Zhi-tang 1, CHEN Bomy 1,2

(1 State Key Laboratory of Functional Materials for Informatics, Shanghai Institute of Micro-system and Information Technology, The Chinese Academy of Sciences, Shanghai 200050, China; 2 Shanghai Xinchu IC corp. Shanghai 200122, China)

Abstract: Traditional neuromorphic chips generally use SRAM array to store the synaptic weights, which would lose data once power down. And the SRAM array can only be accessed through a single address decoding, which is not suitable for synaptic weights update. In this paper, a non-volatile synapse array and neuronal circuits based on 40 nm process combining with embedded phase change memory (ePCM) are proposed. This work would provide an effective, high-speed and low-power solution to store and update the neuron synaptic weights.

Key words: neuron; synapse; non-volatile; phase-change memory; artificial neural network

作者简介:

叶 勇 男, (1991-), 硕士研究生. 研究方向为嵌入式存储器研究.

E-mail: yeyong1991@mail.sim.ac.cn.

亢 勇 男, (1978-), 博士. 研究方向为相变存储器电路设计与测试.

景蔚亮 男, (1980-), 硕士. 研究方向为电路设计与测试.

杜 源 男, (1990-), 硕士研究生. 研究方向为相变存储器电路设计.

宋志棠 男, (1964-), 研究员. 研究方向为纳电子材料与器件研究.

陈邦明 男, (1961-), 研究员. 研究方向为存储器开发.