

一种多核 SoC 中基于 Cache 机制的存储结构设计

张多利，张 宇，宋宇鲲，汪 健

(合肥工业大学 微电子设计研究所，安徽 合肥 230009)

摘要：本文针对一种面向高密度计算的异构多核 SoC 系统，提出了一种层次化的共享二级存储结构 (L2-Cache)，以缓解系统数据处理速度与外部存储间的速度差异。所设计的层次化存储结构提供对象数据缓存功能，利用计数替换策略，减少二级存储污染，提高有效数据命中率；在计算时间间隙实现数据准确预读取和 L2-主存同步操作，增加有效存储带宽。最终测试结果表明，采用层次化存储结构的设计兼顾了不同访存比应用的数据访存特性，平均访存性能提高 31.1%，不同规模的矩阵运算最高获得 1.573 的加速比，整体任务计算时间平均减少了 27.8%。

关键词：Cache；多核系统；数据预取；缓存替换

A Storage Structure Design Based on the Cache

Mechanism in a Multi-core SoC

ZHANG Duo-li, ZHANG Yu, SONG Yu-kun, WANG Jian

(Institute of VLSI Design, Hefei University of Technology, Hefei 230009, China)

Abstract: A hierarchical shared secondary storage (L2-Cache) structure for a heterogeneous multi-core SoC face to high density calculation is proposed in this paper to ease the speed difference between data processing and data storage. The hierarchical storage structure provides object data caching function and reduce the pollution of secondary storage using count replacement strategy to improve valid data hit rate. The structure can also increase the effective memory bandwidth by L2 - main memory synchronous operation and accurate prefetching in data computing interval time. Final test results show that, L2-Cache design can adapt for various data's feature of different applications. The new design increase the average fetch performance of about 31.1%, and gain 1.573 speed ratio highest of different sizes of matrix, and reduce the average computing time of about 27.8%.

Key words: cache; multi-core system; prefetch mechanisms; cache replacement

作者简介：

张多利 男，(1976-)，博士，研究员。研究方向为多核处理器体系结构与设计方法、多媒体专用集成电路设计实现等。

张 宇 (通讯作者) 女，(1994-)，硕士研究生。研究方向为数字集成电路设计。E-mail: 920337859@qq.com.

宋宇鲲 男，(1975-)，博士，副研究员。研究方向为面向数据密集与计算机密集应用的 SoC/MPSOC 体系结构与实现。

汪 健 女，(1969-)，研究员级高级工程师。研究方向为 SoC 及大规模数字集成电路。