

一种 FPGA 芯片时钟 SKEW 的测试方法

谢长生¹, 于宗光², 张艳飞², 王德龙¹, 胡凯²

(¹ 无锡中微亿芯有限公司, 江苏 无锡 214072; ² 中国电子科技集团公司 第五十八研究所, 江苏 无锡 214035)

摘要: 随着 FPGA 规模的扩大和工作频率的提高, 时钟 Skew 成为 FPGA 越来越重要的性能指标, 而如何精确测试芯片中的时钟 Skew 也就显得尤为重要. 对此以 JFPGA-YX2 芯片为例, 介绍一种可以精确测量 FPGA 时钟 Skew 的测试方法. 将芯片内部的时钟资源通过配置逻辑配置成一系列的环形振荡器, 每个振荡器的振荡频率由该振荡器所包含路径的延时决定. 对这些振荡器的测量频率值进行运算处理即可获得精确的时钟 Skew.

关键词: FPGA; SKEW; 环形振荡器; 测试

Methods for Measuring Clock Skew on FPGA Devices

XIE Chang-sheng¹, YU Zong-guang², ZHANG Yan-fei², WANG De-long¹, HU Kai²

(¹ Wuxi Zhongweiyixin Co., Ltd., Wuxi 214072, China; ² NO.58 Research Institute, China Electronics Technology Group Corporation, Wuxi 214035, China)

Abstract: During FPGA is becoming larger and clock frequency higher, the clock skew is key factor during design implemented, so it's more important to get the clock skew parameter of FPGA clock system when FPGA device design. In the paper, based on JFPGA-YX2 device, introduce methods to measure accurately skew of clock distribution networks on FPGA, it use ring oscillators formed on the device using clock tree and configurable logic, then measure the frequency of the ring oscillator, last calculate and get the clock propagation delay and clock skew.

Key words: FPGA; SKEW; ring oscillator; test

作者简介:

谢长生 男, (1968-), 高级工程师. 研究方向为 FPGA 芯片设计.

于宗光 (通讯作者) 男, (1964-), 研究员, 博士生导师. 研究方向为集成电路设计与可靠性. E-mail: yuzg58@163.com.

张艳飞 女, (1981-), 工程师. 研究方向为 FPGA 芯片设计.

王德龙 男, (1988-), 工程师. 研究方向为数模混合集成电路设计.

胡凯 男, (1984-), 工程师. 研究方向为 FPGA 芯片设计.