

# 图形处理器中双核顶点染色器的设计与实现

史少旭<sup>1</sup>, 韩俊刚<sup>2</sup>, 刘欢<sup>2</sup>

(<sup>1</sup> 西安邮电大学 电子工程学院, 陕西 西安 710121; <sup>2</sup> 西安邮电大学 计算机学院, 陕西 西安 710121)

**摘要:** 为了提高图形处理器 (graphic processing unit, GPU) 中顶点染色器的工作效率, 设计了一款改进的可编程双核顶点染色器. 它可以同时对来自命令处理器的两条命令进行解析, 然后交由 PE 双核进行处理, 这样既可以提高处理器的资源利用率又可以加强处理器的并行执行能力. 采用基于 FPGA 的验证方式, 整个双核顶点染色器占用 Xilinx V6 系列 550T 型号 FPGA 芯片硬件资源的 7%, 最大工作频率能够达到 155.411 MHz.

**关键词:** 图形处理器; 顶点染色器; 可编程

## Graphics Processor in the Design and Implementation of a Dual Vertex Shader

SHI Shao-xu<sup>1</sup>, HAN Jun-gang<sup>2</sup>, LIU Huan<sup>2</sup>

(<sup>1</sup> School of Electronic Engineering, Xi'an University of Posts & Telecommunications, Xi'an 710121, China; <sup>2</sup> School of Computer, Xi'an University of Posts & Telecommunications, Xi'an 710121, China)

**Abstract:** In order to improve the graphics processing unit (graphic processing unit, GPU) vertex shader in the efficiency of work designed a dual-core improved programmable vertex shader. It could also resolve two commands from the command processor and then referred to PE dual-core processing, this way you can improve processor utilization can strengthen the parallel processor implementation capacity. Using FPGA-based authentication methods, the entire vertex shader use 7% Xilinx V6 series 550T FPGA chip hardware resources, the maximum operating frequency can reach 155.411 MHz.

**Key words:** GPU; Vertex Shader; programmable

**作者简介:**

史少旭 男, (1992-), 硕士研究生. 研究方向为电路与系统.

E-mail: 120868871@qq.com.

刘欢 男, (1992-), 硕士研究生. 研究方向为计算机体系结构.

韩俊刚 男, (1943-), 教授. 研究方向为软件和硬件的形式化验证、图形处理器和新型计算机体系结构.