

基于硬件模拟的 SAT 求解框架

何安平, 毛乐乐, 谌知学, 吴尽昭

(广西民族大学 混杂计算与集成电路设计分析重点实验室, 广西 南宁 530006)

摘要: 使用硬件方法求解 SAT 问题, 采用现场可编程门阵列 (FPGA) 技术, 针对大规模实际系统的 CNF 公式实例, 定制化编译和转换为 FPGA 芯片, 并完全依据 FPGA 硬件完成 SAT 满足性求解过程.

关键词: 布尔可满足; 现场可编程门阵列; 合取范式

A Hardware Framework of SAT Solver

HE An-ping, MAO Le-le, CHEN Zhi-xue, WU Jin-zhao

(Guangxi Key Lab of Hybrid Computation and IC Design Analysis, Guangxi University for Nationalities, Nanning 530006, China)

Abstract: In this paper, we customized the FPGA chip to fit the SAT problem, e.g., translating and compiling the large scale system, and then successfully solved the problem by FPGA autonomously.

Key words: SAT; FPGA; CNF

作者简介:

何安平 男, (1981-), 博士, 副教授. 研究方向为形式化方法.

毛乐乐 男, (1989-), 硕士研究生. 研究方向为可满足性问题求解方法.

谌知学 (通讯作者) 男, (1991-), 硕士研究生. 研究方向为可满足性问题求解方法.

E-mail: 137391629@qq.com

吴尽昭 男, (1965-), 博士, 教授. 研究方向为形式化方法.